

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-30051

(43) 公開日 平成7年(1995)1月31日

(51) Int.Cl.⁶ H 0 1 L 23/50 識別記号 W 庁内整理番号 F I 技術表示箇所
21/56 G
21/60 3 1 1 Q 8617-4M
8618-4M
H 0 1 L 25/ 08 Z
審査請求 未請求 請求項の数 6 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願平5-170540

(22) 出願日 平成5年(1993)7月9日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(71) 出願人 000142470

株式会社九州富士通エレクトロニクス

鹿児島県薩摩郡入来町副田5950番地

(72) 発明者 蒼田 敏幸

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 原之園 貴雄

鹿児島県薩摩郡入来町副田5950番地 株式

会社九州富士通エレクトロニクス内

(74) 代理人 弁理士 伊東 忠彦

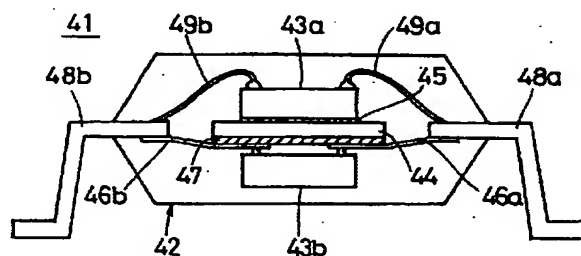
(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 複数の半導体チップを有する半導体装置に関し、樹脂モールド時に半導体チップが変位しないようにする。

【構成】 少なくとも第1及び第2の半導体チップ43a, 43bを含んでなるパッケージ42と、パッケージ42より延出し第1及び第2の半導体チップ43a, 43bをパッケージ42の外部と導通自在とするリードフレーム48a, 48bとを具備した半導体装置において、第1の半導体チップ43aと第2の半導体チップ43bとの間に介在するダイステージ44と、第1の半導体チップ43aをリードフレーム48a, 48bに接続するタブリード46a, 46bと、第2の半導体チップ43bをリードフレーム48a, 48bに接続するボンディングワイヤ49a, 49bとを具備した構成。

本発明の第1実施例



【特許請求の範囲】

【請求項1】 少なくとも第1及び第2の半導体チップ（43a、43b）を含んでなるパッケージ（42）と、

該パッケージ（42）より延出し、該第1及び第2の半導体チップ（43a、43b）を該パッケージ（42）の外部と導通自在とするリードフレーム（48a、48b）とを具備した半導体装置において、

該第1の半導体チップ（43a）と該第2の半導体チップ（43b）との間に介在するダイステージ（44）と、

該第1の半導体チップ（43a）を該リードフレーム（48a、48b）に接続するボンディングワイヤ（49a、49b）と、

該第2の半導体チップ（43b）を該リードフレーム（48a、48b）に接続するタブリード（46a、46b）とを具備したことを特徴とする半導体装置。

【請求項2】 少なくとも第1及び第2の半導体チップ（83a、83b）を含んでなるパッケージ（82）と、

該パッケージ（82）より延出し、該第1及び第2の半導体チップ（83a、83b）を該パッケージ（82）の外部と導通自在とするリードフレーム（88a、88b）とを具備した半導体装置において、

該第1の半導体チップ（83a）と該第2の半導体チップ（83b）との間に介在するダイステージ（84）と、

該第1の半導体チップ（83a）を該リードフレーム（88a、88b）に接続する第1のタブリード（86a、86b）と、

該第2の半導体チップ（83b）を該リードフレーム（88a、88b）に接続する第2のタブリード（86c、86d）とを具備したことを特徴とする半導体装置。

【請求項3】 少なくとも第1及び第2の半導体チップ（103a、103b）を含んでなるパッケージ（102）と、

該パッケージ（102）より延出し、該第1及び第2の半導体チップ（103a、103b）を該パッケージ（102）の外部と導通自在とするリードフレームと（104、104a）を具備した半導体装置において、

該リードフレーム（104、104a）を該第1の半導体チップ（103a）と該第2の半導体チップ（103b）との間に延在させてなるとともに、

該第1の半導体チップ（103a）を該リードフレーム（104、104a）に接続する第1のタブリード（107a、107b）と、

該第2の半導体チップ（103b）を該リードフレーム（104、104a）に接続する第2のタブリード（107c、107d）とを具備したことを特徴とする半導

体装置。

【請求項4】 前記リードフレーム（104、104a）は、前記第1の半導体チップ（103a）と前記第2の半導体チップ（103b）との間において、前記パッケージ（102）外部での延出方向と同一方向に延在することを特徴とする請求項3記載の半導体装置。

【請求項5】 前記リードフレーム（112）は、前記第1の半導体チップ（103a）と前記第2の半導体チップ（103b）との間において、前記パッケージ（102）外部での延出方向と略直交する方向に延在することを特徴とする請求項3記載の半導体装置。

【請求項6】 少なくとも第1及び第2の半導体チップ（133a、133b）を含んでなるパッケージ（132）と、

該パッケージ（132）より延出し、該第1及び第2の半導体チップ（133a、133b）を該パッケージ

（132）の外部と導通自在とするリードフレーム（134、134a）とを具備した半導体装置において、該リードフレーム（134、134a）を該第1の半導体チップ（133a）と該第2の半導体チップ（133b）との間に延在させてなるとともに、

該第1の半導体チップ（133a）を該リードフレーム（134）に接続する第1のボンディングワイヤ（137a）と、

該第2の半導体チップを該リードフレーム（134a）に接続する第2のボンディングワイヤ（137b）とを具備したことを特徴とする半導体装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、複数の半導体チップを有する半導体装置に関する。

【0002】 近年、電子機器等の小型化の要求に伴い、一つのパッケージ内に複数の半導体チップを搭載して高密度化されたチップオンチップ構造の半導体装置がある。一方、半導体装置を軽量化、小型化するためには、パッケージの薄型化が要求されている。そのため、パッケージ内部に複数の半導体チップを樹脂モールドする必要がある。

【0003】

【従来の技術】 図18は従来のチップオンチップ構造の半導体装置の一例を示す図である。

【0004】 図18に示す半導体装置11は、ダイステージ12の上面にマウント剤13aを介して半導体チップ14aが固着され、ダイステージ12の下面にマウント剤13bを介して半導体チップ14bが半導体チップ14aと逆向きに固着された後、半導体チップ14aは、ボンディングワイヤ15a及び15cによってリードフレーム16aに接続されることでパッケージの外部と導通可能とされている。

【0005】 さらに、半導体チップ14bは、ボンディ

ングワイヤ15b及び15dによってリードフレーム16bに接続されることでパッケージの外部と導通可能とされている。

【0006】次に、図19は従来のチップオンチップ構造の半導体装置の他の例を示す図である。

【0007】図19において、2個の半導体チップを有する半導体装置1には、リードフレーム2の中央開口部分に半導体チップ3a及び3bが、夫々回路が形成された表面3a'及び3b'を上面として配設されている。半導体チップ3aは足曲げ加工されたタブリード5a及び5bの一端に、また、半導体チップ3bはタブリード5c及び5dの一端に夫々パッド4を介して接続（インナーリードボンディング）されている。

【0008】この半導体チップ3aの裏面3a''は、半導体チップ3bの回路が形成された表面3b'と略平行に対向して離間するようタブリード5a及び5bが折り曲げ加工されている。

【0009】タブリード5a及び5b及び5c及び5dの夫々の他端はリードフレーム2のアウタリード6に熱圧着（アウターリードボンディング）され、モールド樹脂7によりトランスファーマールドによりパッケージングされる。たとえば、回路基板に表面実装するためには、アウタリード6はL形状（J形状でも可）に折り曲げ加工される。

【0010】更に、図20は従来のチップオンチップ構造の半導体装置の更に他の例を示す図であり、図20（A）は図20（B）中X-X'線に沿う断面図、図20（B）は平面図である。

【0011】図20に示す半導体装置21は、タブテープにインナーリードボンディングされた半導体チップ22a並びに半導体チップ22bを互いに逆向きに対向してタブリード23a及び23c、並びにタブリード23b及び23dで支持し、リードフレーム24a並びに24bに接続することで、両半導体チップ22a及び22bがパッケージの外部と導通可能とされる。各タブリード23a及び23b及び23c及び23dは図示のとおりに折り曲げ加工される。

【0012】そして、図21は従来のチップオンチップ構造の半導体装置の更に他の例を示す図である。

【0013】図21に示す半導体装置31は、タブテープにインナーリードボンディングされた半導体チップ32a並びに半導体チップ32bを互いに逆向きに対向してタブリード33a及び33c、並びにタブリード33b及び33dで支持し、リードフレーム34a並びに34bに接続することで、両半導体チップ32a及び32bがパッケージの外部と導通可能とされる。各タブリード33は図示のとおりに直線状とされている。

【0014】

【発明が解決しようとする課題】しかるに、上記した従来の各半導体装置によれば、それぞれ以下のとりの問

題があった。

【0015】すなわち、半導体装置11（図18）では、組立工程時に以下の問題が発生する。図22に示すように半導体チップ14aをダイステージ12に固着した後、半導体チップ14bを半導体チップ14aが固着されたダイステージ12の面と反対側の面に固着するとき、ダイステージ12を反転させて半導体チップ14bの上部からダイコレット17によって加圧する必要がある。

【0016】加圧する際ダイステージ12が下がって半導体チップ14bの上部から印加した圧力が逃げないようにするために、ダイステージ12を固定する。固定するときに半導体チップ14aの表面がダイ受け台18に当たって、半導体チップ表面が損傷する問題があった。

【0017】また、半導体チップ14aをワイヤボンディングした後に半導体チップ14bを固着すると、上記と同様の理由で、今度は半導体チップ14a側のボンディングワイヤが湾曲変形するという問題があった。

【0018】次に、半導体装置1（図19）及び半導体装置21（図20）及び半導体装置31（図21）では、それぞれ2個の半導体チップがその両面からタブリードのみで支持されている。したがって、トランスファーマールド工程時に半導体チップが変位する問題があった。

【0019】ここで、半導体装置1を代表例として、そのトランスファーマールド工程を示す図23を参照して説明する。

【0020】図23（A）に示すように、上述の半導体装置1は、リードフレーム2と半導体チップ3a及び3bをタブリード5a及び5b及び5c及び5dに夫々接続した後、各半導体チップ3a及び3b周辺部分を上金型8a及び下金型8bで形成されるキャビティ9にセットされる。

【0021】そして、ゲート10よりモールド樹脂7を注入してトランスファーマールドを行うものである。図23（A）に示すように、モールド樹脂7の注入初期には半導体チップ3a及び3bがモールド樹脂7の注入圧力により変位することはない。

【0022】ところで、半導体チップ3aはタブリード5a及び5bによってアウタリード6に対し支持されているのみであり、またタブリード5a及び5bはたとえば厚さ125μm程度のポリイミドテープに厚さ35μm程度の銅箔パターンを接着した剛性の低いものであり、図示の形状に折り曲げ加工されているために、樹脂モールド注入時にモールド樹脂7の注入圧力によってタブリード5a及び5bが変形し、半導体チップ3aが変位することがある。

【0023】また、タブリード5c及び5dも直線状ではあるが同様の構成とされていて剛性が低いため、半導

体チップ3bも若干は変位することがある。これらの変位を防ぐために、半導体チップ3a及び3bの位置やモールド樹脂7の粘度、および注入圧力等をコントロールしてゲート10から注入されるモールド樹脂7が半導体チップ3a及び3bを変位させないようにすることが考えられている。

【0024】しかしながら、モールド樹脂7の注入圧力のバラツキを十分にコントロールしても、各タブリードの製造精度にバラツキがあると、図23(B)に示すように、モールド樹脂7がある程度注入された時に各タブリードが変形して半導体チップ3a及び3bが変位することがある。

【0025】これにより、図示のとおり半導体チップ3aの裏面3a'にタブリード5dが当接したり、半導体チップ3aの上部エッジ部分にタブリード5aが当接したりしてショートするという問題が発生することがある。この問題は、他の半導体装置1及び21及び31に共通の問題である。

【0026】これに加えてたとえば半導体装置21では、さらに2つの問題があった。第1の問題は、ミラー反転チップでなければ複数個の半導体チップを搭載することが出来ない点であり、また第2の問題は、各半導体チップを別々に駆動しようとするチップセレクト用パッドへの配線が困難な点である。

【0027】すなわち、図21に示すとおり、半導体チップ22aのパッド25aから引き出されたタブリード23bと、半導体チップ22bのパッド25bから引き出されたタブリード23dとは、それぞれ同一のリードフレーム24bに接続されている。したがって、パッド25aとパッド25bは電気的に同一の機能を持ったパッドでなければならない。

【0028】このため、半導体チップ22aと半導体チップ22bは、それぞれのパッド配置を面対称とされた、所謂ミラー反転チップの関係にある必要がある。したがって、半導体チップ22a（又は半導体チップ22b）と同一のパッド配置の半導体チップを図示のように2個搭載することは不可能な問題があった。

【0029】また、図24に示すとおり従来の半導体装置21aでは、半導体チップ22aと半導体チップ22bを別々に駆動するために、チップセレクト用のパッド26又はパッド27に別々に電圧を印加する必要がある。

【0030】このため、半導体チップ22aのパッド26をリードフレーム28に、半導体チップ22bのパッド27をリードフレーム29に接続するためには、破線で示すとおりタブリード30を引き回さなければならない。これは、リードフレーム28及び29が隣接している場合には可能であるが、図示のようにこれらの間にタブリード23eが介在する場合には不可能である。つまり、チップセレクト用パッドへの配線ができない問題が

あった。

【0031】そこで、本発明では、上記の諸問題を解決した半導体装置を提供することを目的とする。

【0032】

【課題を解決するための手段】上記の問題を解決するために、以下のとおりに構成した。

【0033】すなわち、請求項1記載の発明では、少なくとも第1及び第2の半導体チップを含んでなるパッケージと、パッケージより延出し、第1及び第2の半導体チップをパッケージの外部と導通自在とするリードフレームとを具備した半導体装置において、第1の半導体チップと第2の半導体チップとの間に介在するダイスステージと、第1の半導体チップをリードフレームに接続するタブリードと、第2の半導体チップをリードフレームに接続するボンディングワイヤとを具備する構成とした。

【0034】また、請求項2記載の発明では、少なくとも第1及び第2の半導体チップを含んでなるパッケージと、パッケージより延出し、第1及び第2の半導体チップをパッケージの外部と導通自在とするリードフレームとを具備した半導体装置において、第1の半導体チップと第2の半導体チップとの間に介在するダイスステージと、第1の半導体チップをリードフレームに接続する第1のタブリードと、第2の半導体チップをリードフレームに接続する第2のタブリードとを具備する構成とした。

【0035】さらに、請求項3記載の発明では、少なくとも第1及び第2の半導体チップを含んでなるパッケージと、パッケージより延出し、第1及び第2の半導体チップをパッケージの外部と導通自在とするリードフレームとを具備した半導体装置において、リードフレームを第1の半導体チップと第2の半導体チップとの間に延在させてなるとともに、第1の半導体チップをリードフレームに接続する第1のタブリードと、第2の半導体チップをリードフレームに接続する第2のタブリードとを具備する構成とした。

【0036】そして、請求項6記載の発明では、少なくとも第1及び第2の半導体チップを含んでなるパッケージと、パッケージより延出し、第1及び第2の半導体チップをパッケージの外部と導通自在とするリードフレームとを具備した半導体装置において、リードフレームを第1の半導体チップと第2の半導体チップとの間に延在させてなるとともに、第1の半導体チップをリードフレームに接続する第1のボンディングワイヤと、第2の半導体チップをリードフレームに接続する第2のボンディングワイヤとを具備する構成とした。

【0037】

【作用】上記構成の請求項1記載の発明によれば、ダイスステージが第1の半導体チップと第2の半導体チップとの間に介在することで第1の半導体チップと第2の半導体チップの位置を規制し、タブリードとボンディングワ

イヤとがトランスファモールド工程時に若干変形しても第1の半導体チップと第2の半導体チップは変位しないように作用する。また、組立工程時に、タブリードをリードフレームに対して加圧することで接続（アウターリードボンディング）が行われるので、第1の半導体チップ又は第2の半導体チップに圧力が印加されることがないように作用する。

【0038】また請求項2記載の発明によれば、ダイステージが第1の半導体チップと第2の半導体チップとの間に介在することで第1の半導体チップと第2の半導体チップの位置を規制し、第1のタブリードと第2のタブリードとがトランスファモールド工程時に若干変形しても第1の半導体チップと第2の半導体チップは変位しないように作用する。

【0039】さらに請求項3記載の発明によれば、リードフレームが第1の半導体チップと第2の半導体チップとの間に延在することで第1の半導体チップと第2の半導体チップの位置を規制し、第1のタブリードと第2のタブリードとがトランスファモールド工程時に若干変形しても第1の半導体チップと第2の半導体チップは変位しないように作用する。

【0040】そして請求項6記載の発明によれば、リードフレームが第1の半導体チップと第2の半導体チップとの間に延在することで第1の半導体チップと第2の半導体チップの位置を規制し、第1のボンディングワイヤと第2のボンディングワイヤとがトランスファモールド工程時に若干変形しても第1の半導体チップと第2の半導体チップは変位しないように作用する。

【0041】

【実施例】

〔第1実施例〕図1は本発明の第1実施例を示す図である。

【0042】図1に示す半導体装置41はパッケージ42内部に2個の半導体チップ43a及び43bを有しており、図示のとおりチップオンチップ構造とされている。ダイステージ44の上面にマウント剤45を介して半導体チップ43aが回路形成面を上向きとして固着されている。

【0043】ダイステージ44の下面には、タブリード46a及び46bをインナーリードボンディングされた半導体チップ43bが絶縁材47を介して半導体チップ43aと同じ向きに配設されている。

【0044】半導体チップ43aは、ボンディングワイヤ49a及び49bによってリードフレーム48a及び48bに接続されることでパッケージ42の外部と導通可能とされる。さらに、半導体チップ43bは、タブリード46a及び46bによってリードフレーム48a及び48bに接続されることでパッケージ42の外部と導通可能とされる。

【0045】半導体装置41の組立工程は、たとえば図

2に示すとおりである。

【0046】始めに、ダイステージ44の表面に絶縁材47を貼り付ける。次に、ダイス受け台50上で、ダイステージ44の裏面にマウント剤45を介して半導体チップ43aをダイス付けして固着した後、ボンディングワイヤ49a及び49bをワイヤボンディングしてリードフレーム48a及び48bを半導体チップ43aと接続する。

【0047】一方、タブテープ51に半導体チップ43bをインナーリードボンディングした後、破線位置からタブテープ51の不要部分を切除してタブリード46a及び46bを形成する。

【0048】つづいて、ワイヤボンディングされたリードフレーム48a及び48bをアウターリードボンディング受け台52上に載置する。そして、これらのリードフレーム48a及び48bにタブリード46a及び46bを重ね合わせて絶縁材47上に載置した後、アウターリードボンディングツール53によってこれらのタブリード46a及び46bに対して加圧することでアウターリードボンディングを行なう。

【0049】なお、ダイステージ44の表面に絶縁材47を貼り付けるときに、接着剤を使用して図3のとおりに構成してもよい。図3に示す第1実施例の一変形例の半導体装置54において、55はダイステージ44と絶縁材47を接着する接着剤である。

【0050】この場合、ダイステージ44をタブリード46a及び46bに対して絶縁する部分を、絶縁を主たる目的とする絶縁材47と、絶縁材47を貼り付けることを主たる目的とする接着剤55とで構成している。

【0051】この場合は、貼り付ける圧力が加わってもその形状を維持できるものを絶縁材47（たとえば、ポリイミドフィルム）として使用することで、絶縁する部分の絶縁材47を接着剤のみで構成したときに発生する接着剤の潰れ過ぎによるダイステージ44とタブリード46a及び46bの接触を防止することができる。

【0052】上記の各実施例及び変形例によれば、半導体チップ43bのタブリード46a及び46bをアウターリードボンディングする際に圧力が印加されるのは、アウターリードボンディングツール53が当接する部分だけである。したがって、半導体チップ43aの表面やボンディングワイヤ49a及び49bが損傷したり変形したりすることはない。

【0053】しかも、半導体チップ43aはマウント剤45によってダイステージ44に固着されている。このため、トランスファモールド工程時に半導体チップ43aが樹脂の注入圧力によって変位することがない。一方、半導体チップ43bは絶縁材47上にタブリード46a及び46bを介して載置されており、中空に支持されているわけではない。

【0054】このため、半導体チップ43bは、樹脂の

注入圧力によってたとえ変位してもその変位量はごく僅かである。したがって、各半導体チップ43a及び43bにタブリード46a及び46bとボンディングワイヤ49a及び49bが当接したりしてショートすることがない。

【0055】ところで、アウターリードボンディングの際にタブリード46a及び46bを絶縁材47上に載置するときに、接着剤を使用して図4のとおりに構成してもよい。図4に示す第1実施例の他の変形例の半導体装置56において、57は絶縁材47とタブリード46a及び46bを接着する接着剤である。

【0056】このように、接着剤57を用いて半導体チップ43bのタブリード46a及び46bを絶縁材47と接着固定することで、半導体チップ43bが樹脂の注入圧力によって変位することはない。

【0057】図5は本発明の第1実施例の更に他の変形例を示す図である。図5(A)は図5(B)中X-X'線に沿う断面図、図5(B)は平面図である。

【0058】すなわち、図5に示す半導体装置58は、半導体装置41(図1)のタブリード46a及び46bをポリイミド樹脂テープ59が残存するタブリード60a及び60bに代えた構成である。

【0059】この半導体装置58の組立工程は、たとえば図6に示すとおりである。

【0060】始めに、ダイス受け台50上で、ダイステージ44の裏面にマウント剤45を介して半導体チップ43aをダイス付けして固着した後、ボンディングワイヤ49a及び49bをワイヤボンディングして半導体チップ43aとリードフレーム48a及び48bとを接続する。

【0061】一方、タブテープ61に半導体チップ43bをインナーリードボンディングした後、破線位置からタブテープ61の不要部分を切除してタブリード60a及び60bを形成する。このときの切除位置は、ポリイミド樹脂テープ59が絶縁材として残存する位置である。

【0062】つづいて、ワイヤボンディングされたリードフレーム48a及び48bをアウターリードボンディング受け台52上に載置する。そして、これらのリードフレーム48a及び48bにタブリード60a及び60bを重ね合わせてダイステージ44に載置した後、アウターリードボンディングツール53によってこれらのタブリード60a及び60bに対して加圧することでアウターリードボンディングを行なう。

【0063】本変形例によれば、絶縁材を特別に必要としない利点がある。

【0064】図7は本発明の第1実施例の更に他の変形例を示す図である。図7に示す半導体装置62は、半導体チップ43bが半導体チップ43aとは逆向き、すなわち回路形成面が下向きになるように、タブリード63

a及び63bによってインナーリードボンディングされて支持されている。

【0065】なお、上記の第1実施例及び各変形例(半導体装置41及び54及び56及び58及び62)においては、仮に半導体チップ43bをアウターリードボンディングしないでトランスファモールドを行なった場合、半導体チップ43a1個のみを樹脂モールドする通常のパッケージと同様の構成となる。

【0066】したがって、リードフレームを特別に開発する必要がなく、通常のパッケージに使用するリードフレームをそのまま共通に使用することができ、低コストで構成することが可能になる。

【0067】〔第2実施例〕図8は本発明の第2実施例を示す図である。図8(A)は図8(B)中X-X'線に沿う断面図、図8(B)は平面図である。

【0068】図8に示す半導体装置81はパッケージ82内部に2個の半導体チップ83a及び83bを有しており、図示のとおりチップオンチップ構造とされている。ダイステージ84の上面に、タブリード86a及び86bをインナーリードボンディングされた半導体チップ83aが、回路形成面を下向きにして絶縁材85aを介して貼り付け固着されている。

【0069】ダイステージ84の下面には、タブリード86c及び86dをインナーリードボンディングされた半導体チップ83bが、半導体チップ83aとは逆向きになるように絶縁材85bを介して貼り付け固着されている。

【0070】半導体チップ83aは、タブリード86a及び86bによってリードフレーム88a及び88bに接続されることでパッケージ82の外部と導通可能とされる。さらに、半導体チップ83bは、タブリード86c及び86dによってリードフレーム88a及び88bに接続されることでパッケージ82の外部と導通可能とされる。

【0071】本実施例においては、半導体チップ83a及び83bは絶縁材85a及び85bを介してダイステージ84に載置されて各タブリード86a及び86b及び86c及び86dによって支持されている。つまり、半導体チップ83a及び83bは中空に支持されているわけではない。このため、半導体チップ83a及び83bは、トランスファモールド工程時の樹脂の注入圧力によってたとえ変位してもその変位量はごく僅かである。

【0072】したがって、第1実施例と同様に各半導体チップ83a及び83bにタブリード86a及び86b及び86c及び86dが当接したりしてショートすることがない。

【0073】なお、絶縁材85a及び85bの代わりに絶縁性の接着剤を使用して、アウターリードボンディングを行なうと同時にダイステージ84と各タブリード86a及び86b及び86c及び86dを接着してもよ

い。

【0074】次に、図9は第2実施例の一変形例の半導体装置を示す図である。図9に示す半導体装置91では、ダイステージ84の上面に、タブリード92a及び92bをインナーリードボンディングされた半導体チップ83aが回路形成面を上面として載置されている。

【0075】また、ダイステージ84の下面には、タブリード86c及び86dをインナーリードボンディングされた半導体チップ83bが、半導体チップ83aとは同一の向きになるように絶縁材85bを介して貼り付け固着されている。半導体チップ83aは、タブリード92a及び92bによってリードフレーム88a及び88bに接続されることでパッケージ82の外部と導通可能とされる。

【0076】図10は本発明の第2実施例の他の変形例を示す図である。図10(A)は図10(B)中X-X'線に沿う断面図、図10(B)は平面図である。

【0077】すなわち、図10に示す半導体装置93は、絶縁材94a及び94bを、半導体チップ83a及び83bをTAB方式で搭載するとき使用するタブテープの一部(ポリイミド樹脂テープ)を残存して形成したものである。また、両半導体チップ83a及び83bを逆向きにして、それぞれの回路形成面を対向して配置したものである。

【0078】図11は本発明の第2実施例の更に他の変形例を示す図である。図11(A)は図11(B)中X-X'線に沿う断面図、図11(B)は平面図である。

【0079】すなわち、図11に示す半導体装置95は、絶縁材96a及び96b及び96c及び96dを、ダイステージ84の一部にのみ当接する小四角形に形成したものである。また、両半導体チップ83a及び83bを逆向きにして、それぞれの回路形成面を対向して配置したものである。

【0080】なお、上記の第2実施例及び各変形例(半導体装置81及び91及び93)においては、リードフレームを特別に開発する必要がなく、半導体チップ1個を有する通常のパッケージに使用するリードフレームをそのまま共通に使用することができ、低コストで構成することが可能になる。

【0081】〔第3実施例〕図12は本発明の第3実施例を示す図である。図12(A)は図12(B)中X-X'線に沿う断面図、図12(B)は平面図である。

【0082】図12に示す半導体装置101はパッケージ102内部に2個の半導体チップ103a及び103bを有しており、図示のとおりチップオンチップ構造とされている。半導体チップ103aと半導体チップ103bとの間には、リードフレーム104が半導体チップ103aの右側まで延長されて延在している。

【0083】リードフレーム104の上面には絶縁材(たとえば、ポリイミド樹脂テープ)105aが接着剤

106aによって接着され、絶縁材105aには半導体チップ103aが回路形成面を上向きとして載置されている。半導体チップ103aはタブリード107a及び107bによってインナーリードボンディングされている。

【0084】タブリード107bは、リードフレーム104の半導体チップ103aよりも左側の部分にアウターリードボンディングされている。タブリード107aは、リードフレーム104aの半導体チップ103aよりも右側の部分にアウターリードボンディングされている。リードフレーム104aも、半導体チップ103aの左側まで延長されて、半導体チップ103aと半導体チップ103bとの間に延在している。

【0085】一方、リードフレーム104の下面には、絶縁材(たとえば、ポリイミド樹脂テープ)105bが接着剤106bによって接着され、絶縁材105bには半導体チップ103bが回路形成面を下向きとして載置されている。半導体チップ103bは、タブリード107c及び107dによってインナーリードボンディングされている。

【0086】タブリード107cは、リードフレーム104の半導体チップ103aよりも右側の部分にアウターリードボンディングされている。タブリード107dは、リードフレーム104aの半導体チップ103aよりも左側の部分にアウターリードボンディングされている。

【0087】このように、半導体チップ103aは、タブリード107a及び107bによってリードフレーム104a及び104に接続されることで、パッケージ102の外部と導通可能とされる。さらに、半導体チップ103bは、タブリード107c及び107dによってリードフレーム104a及び104に接続されることで、パッケージ102の外部と導通可能とされる。

【0088】したがって、半導体チップ103bのパッド108aと同一の機能を持った半導体チップ103aのパッド108bから引き出されたタブリード107cが、半導体チップ103aのパッド108aから引き出されたタブリード107bが接続されているリードフレーム104の各半導体チップより右側に延長された部分に接続される。

【0089】このため、半導体チップ103aと半導体チップ103bを、面对称のパッド配置とされたミラー反転チップとする必要がない。よって、半導体チップ103a又は半導体チップ103bは同一のものを2個搭載することが可能になる。

【0090】また、半導体チップ103a及び103bは、それらの間にリードフレーム104及び104aが介在するため中空に支持されているわけではない。このため、半導体チップ103a及び103bは、トランスファモールド工程時の樹脂の注入圧力によってたとえ変

位してもその変位量はごく僅かである。

【0091】したがって、各半導体チップ103a及び103bにタブリード107a及び107b及び107c及び107dが当接したりしてショートすることがない利点がある。

【0092】次に、図13は第3実施例の一変形例の半導体装置を示す図である。図13(A)は図13(B)中X-X'線に沿う断面図、図13(B)は平面図である。

【0093】図13に示す半導体装置111では、リードフレーム112が「コ」字状に延長されて半導体チップ103aと半導体チップ103bとの間に延在している。なお、両半導体チップ103a及び103bは逆向きで、裏面を対向させている。

【0094】本実施例では、両半導体チップ103a及び103bの間で、リードフレーム112をパッケージ102外部での延出方向と略直交する方向に引き回して、自由に引き出すパッド113の側へ引き回してゆけるため、配線の自由度が増す。したがって、チップセレクト用パッドへの配線も自在となり、隣り合わせに配設する必要がない。

【0095】また、図14は第3実施例の他の変形例の半導体装置を示す図である。図14(A)は図14

(B)中X-X'線に沿う断面図、図14(B)は平面図である。

【0096】図14に示す半導体装置115は、リードフレーム112が「コ」字状に延長されて半導体チップ103aと半導体チップ103bとの間に延在している点で半導体装置111(図13)と同様である。

【0097】ただし、タブリード116c及び116dの形状が図示のとおりタブリード107c及び107dの形状と異なっており、両半導体チップ103a及び103bは同一の向きで、回路形成面を上向きとされている。

【0098】そして、図15は第3実施例の更に他の変形例の半導体装置を示す図である。図15に示す半導体装置118は、絶縁材119a及び119abを、半導体チップ103a及び103bをTAB方式で搭載するときに使用するタブテープの一部(ポリイミド樹脂テープ)を残存して形成したもので、低コストに構成することができる。

【0099】なお、図16は第3実施例の参考例の半導体装置を示す図である。図16に示す半導体装置121は、半導体装置101(図12)のタブリード107a及び107bをボンディングワイヤ122a及び122bに代えたものであり、タブテープ1個でよい分低コストに構成することができる。

【0100】上記の各変形例(半導体装置111及び115及び118)においては、第2実施例(半導体装置101)と同様にトランスファモールド工程時の半導体

チップの変位量はごく僅かであり、タブリードがショートすることがない特長がある。

【0101】〔第4実施例〕図17は本発明の第4実施例を示す図である。図17に示す半導体装置131はパッケージ132内部に2個の半導体チップ133a及び133bを有しており、図示のとおりチップオンチップ構造とされている。

【0102】半導体チップ133aと半導体チップ133bとの間には、リードフレーム134が半導体チップ133aの右側まで延長されて延在している。リードフレーム134aも、半導体チップ133aの左側まで延長されて、半導体チップ133aと半導体チップ133bとの間に延在している。

【0103】リードフレーム134の上面にはポリイミド樹脂またはSiNなどの絶縁材135aが固着され、絶縁材135aには半導体チップ133aが回路形成面を上向きとして載置されている。半導体チップ133aは、図示の如くボンディングワイヤ137aによってワイヤボンディングされている。

【0104】一方、リードフレーム134の下面には、ポリイミド樹脂またはSiNなどの絶縁材135bが固着され、絶縁材135bには半導体チップ133bが回路形成面を下向きとして載置されている。半導体チップ133bは、図示の如くボンディングワイヤ137b及によってワイヤボンディングされている。

【0105】このように、半導体チップ133aのパッド138に対応した半導体チップ133bのパッド139から、パッド138から同一のリードフレーム134にワイヤボンディングされる。これらのパッド138及び139は電氣的に同一の機能を有するパッドである。

【0106】このため、半導体チップ133aと半導体チップ133bを、面对称のパッド配置とされたミラー反転チップとする必要がない。半導体チップ133a又は半導体チップ133bは同一のものを2個搭載することが可能になる。

【0107】また、本実施例によれば、ミラー反転チップを使用する必要がないため工程が簡単で低コストに構成することができる。さらに、上記の各実施例と同様、各半導体チップが中空に支持されているわけではない。このため、半導体チップ133a及び133bは、トランスファモールド工程時の樹脂の注入圧力によってたとえ変位してもその変位量はごく僅かである。

【0108】したがって、各半導体チップ133a及び133bにボンディングワイヤ137a及び137bが当接したりしてエッジショートすることがない特長がある。

【0109】なお、上記した第1～第4実施例においては、1つのパッケージ内に2個の半導体チップをチップオンチップ構成として搭載した例について説明したが、

搭載する半導体チップの数は2個以上の複数でよいことは勿論である。

【0110】

【発明の効果】上述の如く請求項1記載の発明によれば、ダイステージが第1の半導体チップと第2の半導体チップの位置を規制するためトランスファモールド工程時に第1の半導体チップと第2の半導体チップが変位しないので、各半導体チップにタブリードとボンディングワイヤが当接したりしてショートすることがない。また、組立工程時に第1の半導体チップ又は第2の半導体チップに加圧されることがないので、各半導体チップが損傷することがないなどの特長がある。

【0111】また、請求項2記載の発明によれば、ダイステージが第1の半導体チップと第2の半導体チップの位置を規制するためトランスファモールド工程時に第1の半導体チップと第2の半導体チップが変位しないので、各半導体チップに第1のタブリードと第2のタブリードが当接したりしてショートすることがない特長がある。

【0112】さらに、請求項3記載の発明によれば、リードフレームが第1の半導体チップと第2の半導体チップの位置を規制するためトランスファモールド工程時に第1の半導体チップと第2の半導体チップが変位しないので、各半導体チップに第1のタブリードと第2のタブリードが当接したりしてショートすることがない特長がある。

【0113】そして、請求項6記載の発明によれば、リードフレームが第1の半導体チップと第2の半導体チップの位置を規制するためトランスファモールド工程時に第1の半導体チップと第2の半導体チップが変位しないので、各半導体チップに第1のボンディングワイヤと第2のボンディングワイヤが当接したりしてショートすることがない特長がある。

【図面の簡単な説明】

【図1】本発明の第1実施例を示す図である。

【図2】半導体装置41の組立工程を示す図である。

【図3】本発明の第1実施例の一変形例を示す図である。

【図4】本発明の第1実施例の他の変形例を示す図である。

【図5】本発明の第1実施例の更に他の変形例を示す図である。

【図6】半導体装置58の組立工程を示す図である。

【図7】本発明の第1実施例の更に他の変形例を示す図である。

【図8】本発明の第2実施例を示す図である。

【図9】本発明の第2実施例の一変形例を示す図である。

【図10】本発明の第2実施例の他の変形例を示す図である。

【図11】本発明の第2実施例の更に他の変形例を示す図である。

【図12】本発明の第3実施例を示す図である。

【図13】本発明の第3実施例の一変形例を示す図である。

【図14】本発明の第3実施例の他の変形例を示す図である。

【図15】本発明の第3実施例の更に他の変形例を示す図である。

【図16】本発明の第3実施例の参考例を示す図である。

【図17】本発明の第4実施例を示す図である。

【図18】従来の半導体装置の一例を示す図である。

【図19】従来の半導体装置の他の例を示す図である。

【図20】従来の半導体装置の更に他の例を示す図である。

【図21】従来の半導体装置の更に他の例を示す図である。

【図22】半導体装置11の組立工程を示す図である。

【図23】半導体装置1のトランスファモールド工程を示す図である。

【図24】従来の半導体装置の更に他の例の問題点を示す図である。

【符号の説明】

42, 82, 102, 132 パッケージ

43a, 43b, 83a, 83b, 103a, 103b, 133a, 133b 半導体チップ

44, 84 ダイステージ

46a, 46b タブリード

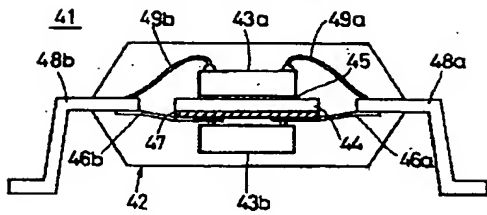
48a, 48b, 88a, 88b, 104, 104a, 112, 134, 134a リードフレーム

49a, 49b, 137a, 137b ボンディングワイヤ

107a, 107b, 107c, 107d, 107a, 107b, 107c, 107d タブリード

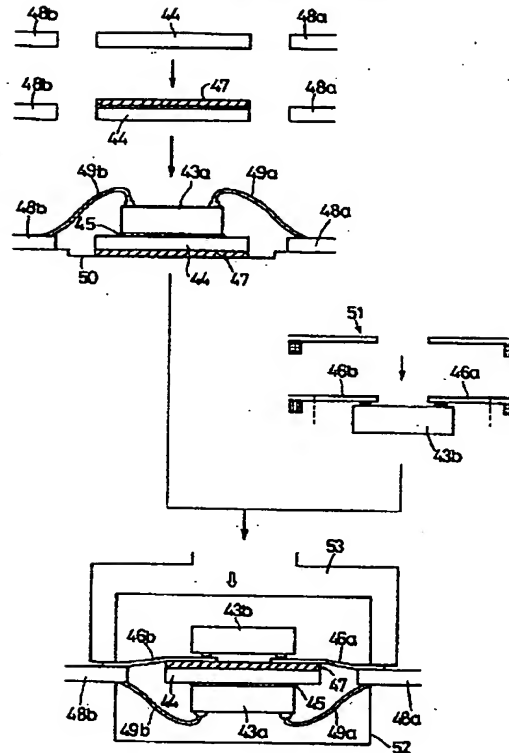
【図1】

本発明の第1実施例



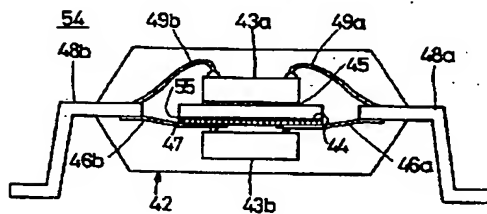
【図2】

半導体装置41の組立工程



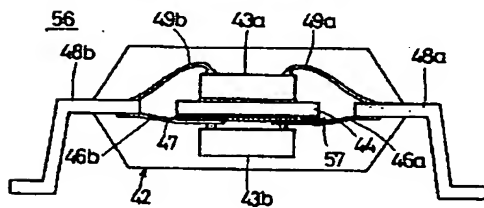
【図3】

本発明の第1実施例の一変形例



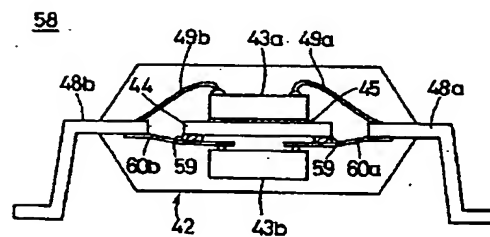
【図4】

本発明の第1実施例の他の変形例



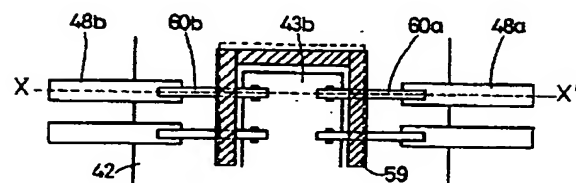
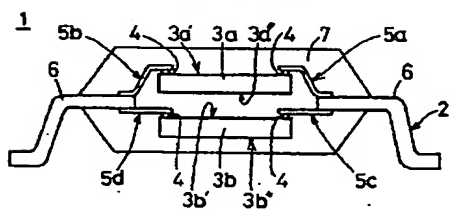
【図5】

本発明の第1実施例の更に他の変形例



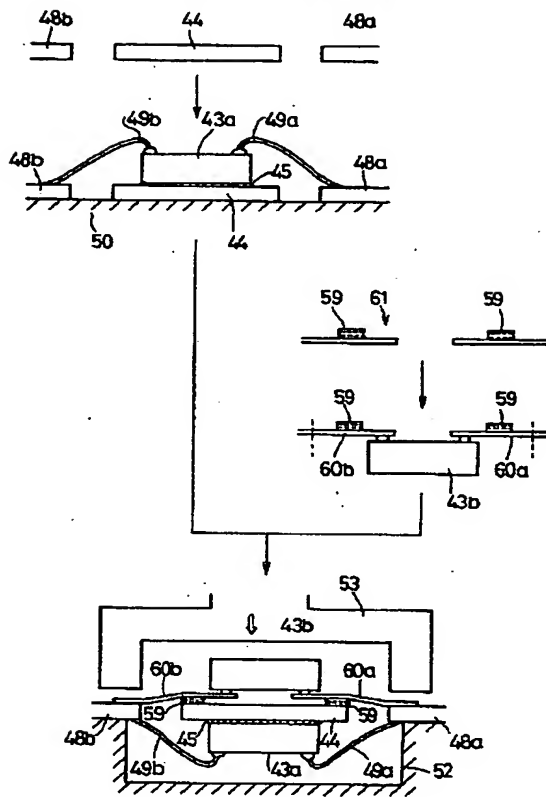
【図19】

従来の半導体装置の他の例



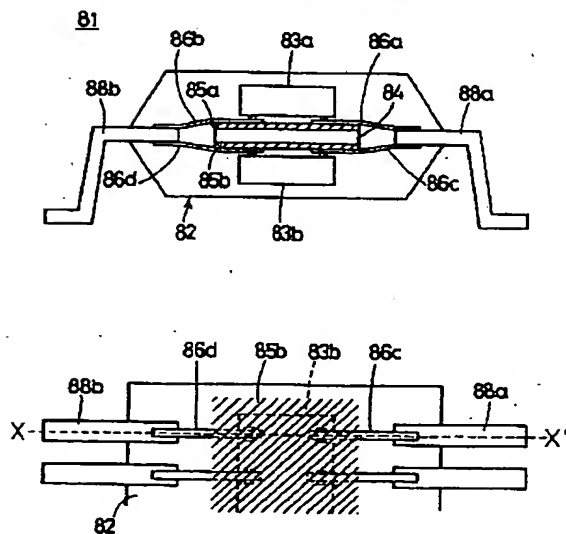
【図6】

半導体装置58の組立工程



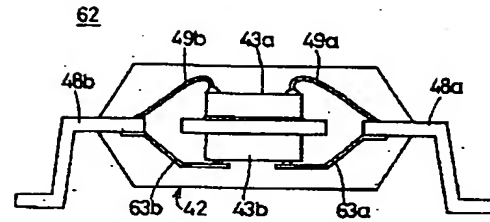
【図8】

本発明の第2実施例



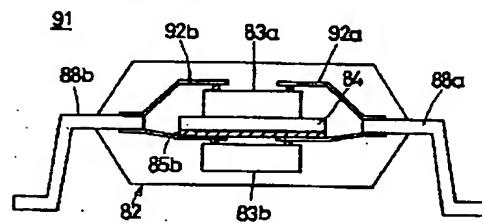
【図7】

本発明の第1実施例の更に他の変形例



【図9】

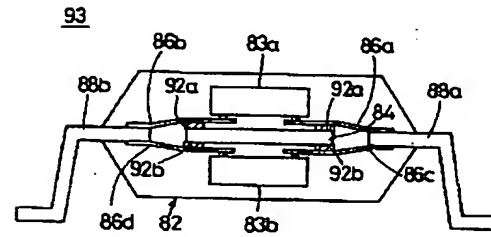
本発明の第2実施例の一変形例



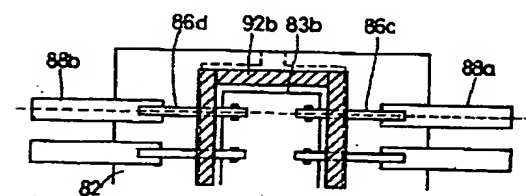
【図10】

本発明の第2実施例の他の変形例

(A)

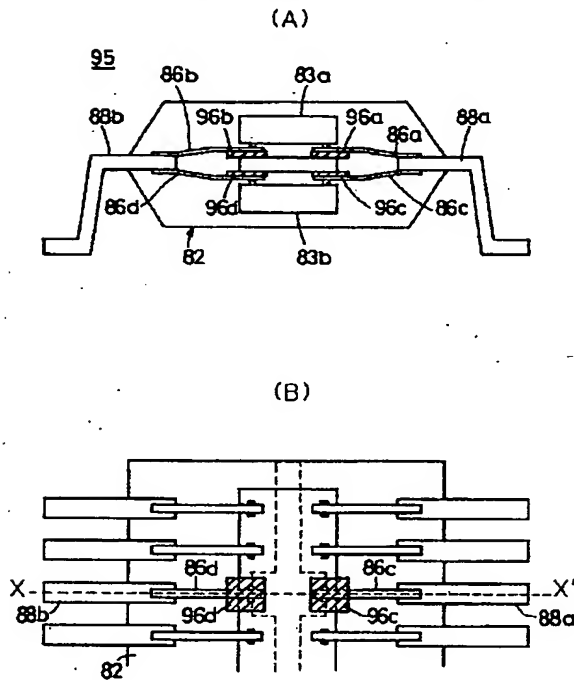


(B)



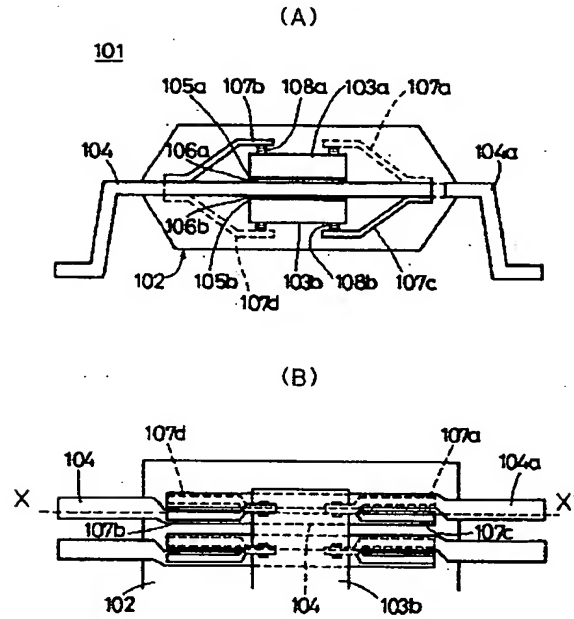
【図11】

本発明の第2実施例の更に他の変形例



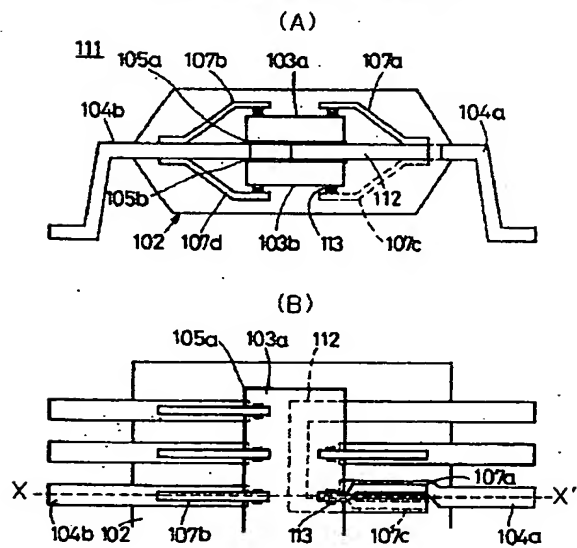
【図12】

本発明の第3実施例

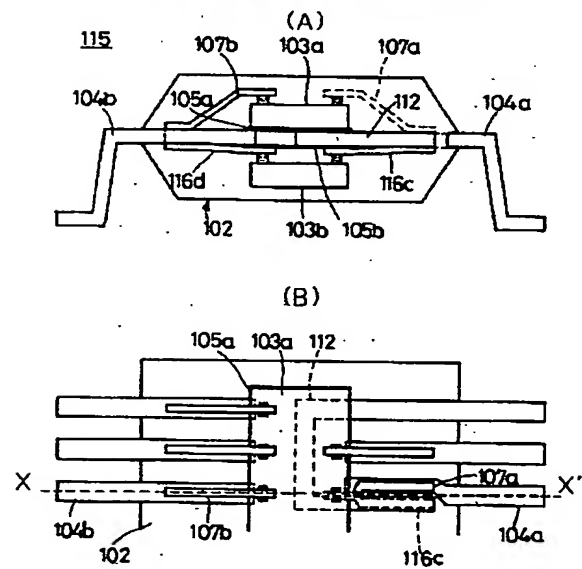


【図13】

本発明の第3実施例の一変形例

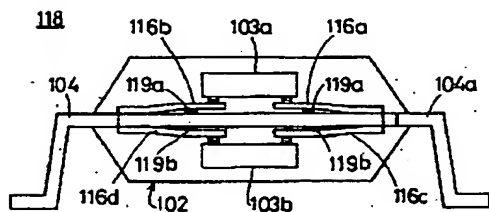


本発明の第3実施例の他の変形例



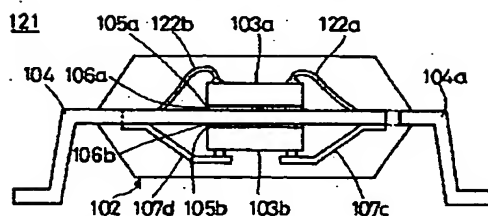
【図15】

本発明の第3実施例の更に他の変形例



【図16】

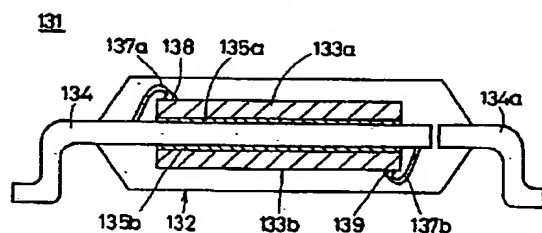
本発明の第3実施例の参考例



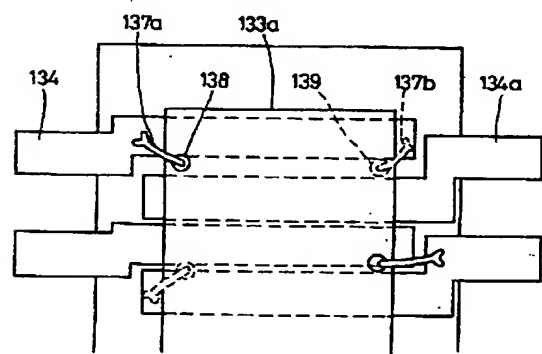
【図17】

本発明の第4実施例

(A)

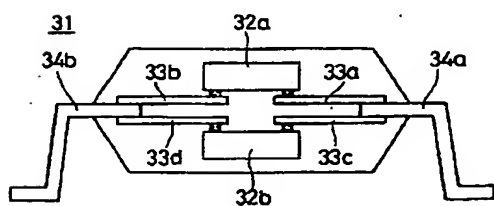


(B)



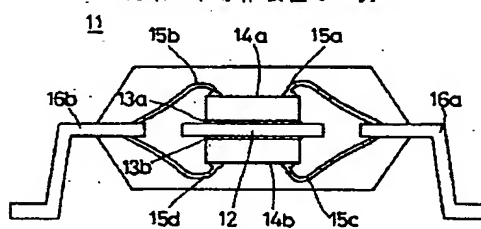
【図21】

従来の半導体装置の更に他の例



【図18】

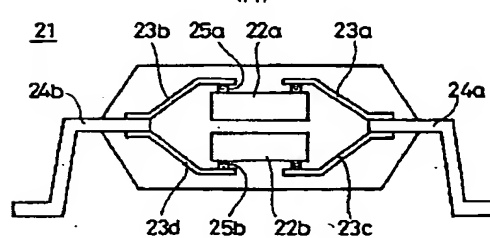
従来の半導体装置の一例



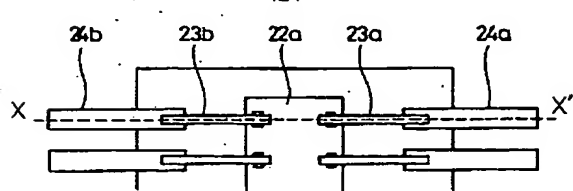
【図20】

従来の半導体装置の更に他の例

(A)

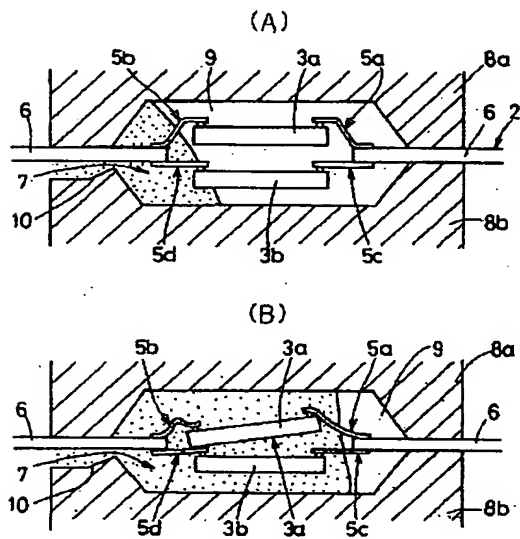


(B)



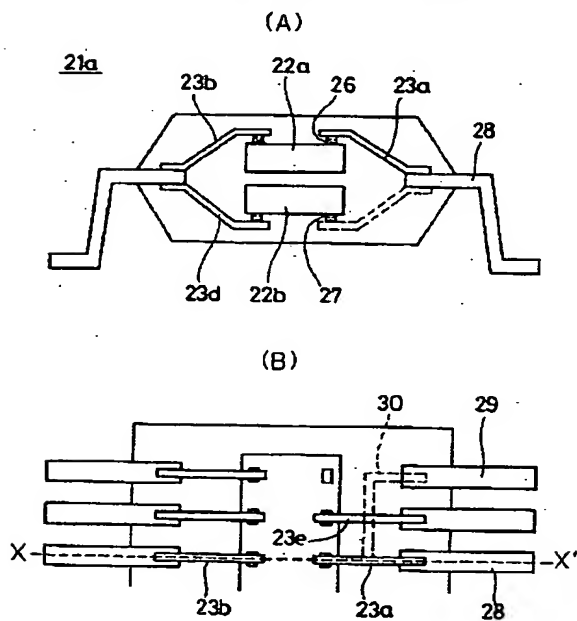
【図 23】

半導体装置1のトランスファモード工程



【圖 24】

従来の半導体装置の更に他の例の問題点



フロントページの続き